

## Лекция 9. Проектирование и реализация последовательных логических микросхем

**Цель лекции** – изучение принципов проектирования и реализации последовательных логических микросхем, включая их особенности по сравнению с комбинационными логическими схемами, а также описание различных типов триггеров и их применения.

### Введение

Комбинационные логические схемы обладают следующим свойством: выход логического блока является функцией только текущих входных значений, при этом предполагается, что прошло достаточно времени для установления режима логического элемента. В настоящее же время практически все полезные системы требуют запоминания информации о состоянии, т.е. требуется другой класс схем, называемых последовательными логическими схемами. В этих схемах выход зависит не только от текущих значений на входах, но и от предшествовавших входных значений. Другими словами, последовательная схема помнит часть истории системы – или обладает памятью. Последовательных логических схем обычно называют двухфазными или бистабильными устройствами, выход которых может быть установлен в одно из двух базовых состояний, логический уровень «1» или логический уровень «0», и которые будут оставаться «запертыми» неопределенно долго в этом текущем состоянии или кондиции, пока подается какой-то другой входной триггерный импульс или сигнал, который заставит бистабильное устройство снова изменить свое состояние.

Слово «последовательный» означает, что события происходят в «последовательности», одно за другим, и в схемах последовательной логики фактический тактовый сигнал определяет, когда события произойдут в следующий раз. Простые последовательные логические схемы могут быть построены из стандартных бистабильных схем, таких как: триггеры, защелки и счетчики, которые сами по себе могут быть созданы путем простого соединения универсальных вентилях И-НЕ и/или ИЛИ-НЕ определенным комбинационным способом для создания требуемой последовательной схемы.



Рисунок 9.1. Общая схема последовательных логических схем

Различия между комбинационными и последовательными схемами приведены в таблице 9.1.

Таблица 9.1. Сравнение комбинационных и последовательных логических схем

	Комбинационные схемы	Последовательные схемы
1	Выходы комбинационной схемы зависят только от текущих входов.	Выходные сигналы последовательных схем зависят как от текущих входных сигналов, так и от текущего состояния (предыдущего выходного сигнала).

2	В комбинационной схеме отсутствует обратная связь.	Есть обратная связь
3	В комбинационных схемах элементы памяти не требуются.	В последовательной схеме элементы памяти играют важную роль и требуются.
4	Для комбинационных схем тактовый сигнал не требуется.	Тактовый сигнал необходим для последовательных схем.

## Типы последовательных схем

### *Асинхронные последовательные схемы*

Тактовые сигналы не используются асинхронными последовательными цепями. Асинхронная схема управляется с помощью импульсов. Таким образом, изменения на входе могут изменять состояние схемы. Асинхронные схемы не используют тактовые импульсы. Внутреннее состояние изменяется при изменении входной переменной. Несинхронизированные триггеры или триггеры с задержкой по времени являются элементами памяти асинхронных последовательных схем. Асинхронная последовательная схема аналогична комбинационным схемам с обратной связью.

### *Синхронные последовательные схемы*

В синхронных последовательных схемах синхронизация состояния элемента памяти осуществляется тактовым сигналом. Выходные данные сохраняются либо в триггерах, либо в защелках (устройствах памяти). Синхронизация выходов осуществляется либо только отрицательными фронтами тактового сигнала, либо только положительными фронтами.

## Тактовый сигнал и запуск

Тактовый сигнал – периодический сигнал, использующийся для согласования операций одной или более цифровых схем. Когда время включения и время выключения тактового сигнала одинаковы, для представления тактового сигнала используется прямоугольная волна. Ниже на рис. 9.2 представлена диаграмма, которая представляет тактовый сигнал.

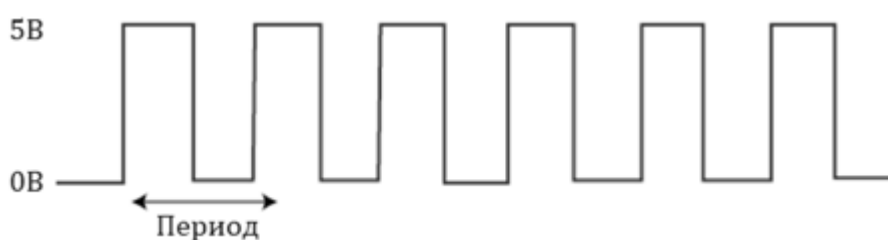


Рисунок 9.2. Пример тактового сигнала

Существует два типа запуска (triggering) в последовательных схемах: запуск по уровню (level triggering) и по фронту (edge triggering). Логический Высокий (1) и логический Низкий (0) – это два уровня тактового сигнала.

В запуске по уровню, схема активируется только тогда, когда тактовый импульс достигает определенного уровня. Есть два вида запуска по уровню: положительный и отрицательный. При положительном запуске по уровню схема срабатывает только при высоком уровне тактового импульса (рис. 9.3, а). При отрицательном запуске по уровню схема срабатывает при низком уровне тактового импульса (рис. 9.3, б).

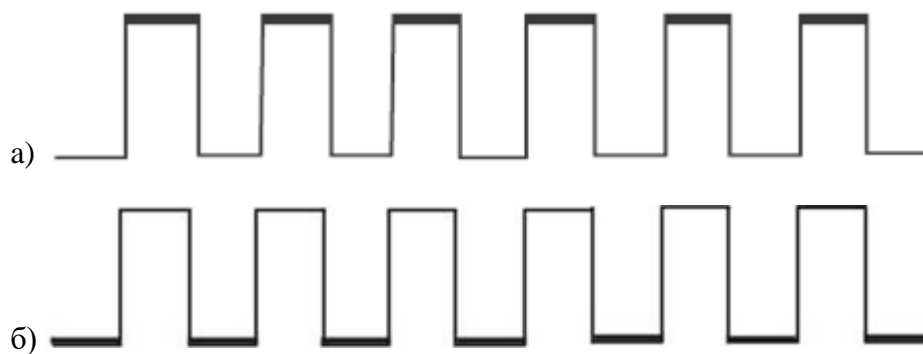


Рисунок 9.3. Тактовый сигнал при запуске по уровню:  
положительный (а) и отрицательный (б)

При запуске по фронту в тактовом сигнале происходит два типа переходов, а именно переход либо из логического низкого уровня в логический высокий уровень, либо из логического высокого уровня в логический низкий уровень. В зависимости от переходов тактового сигнала различают следующие типы запуска по фронту: положительный и отрицательный. При запуске по положительному фронту схема изменяет свое состояние только при наличии положительного или нарастающего фронта на тактовом входе (рис. 9.4, а). При запуске по отрицательному фронту схема активируется только при наличии отрицательного или падающего фронта тактового сигнала (рис. 9.4, б).

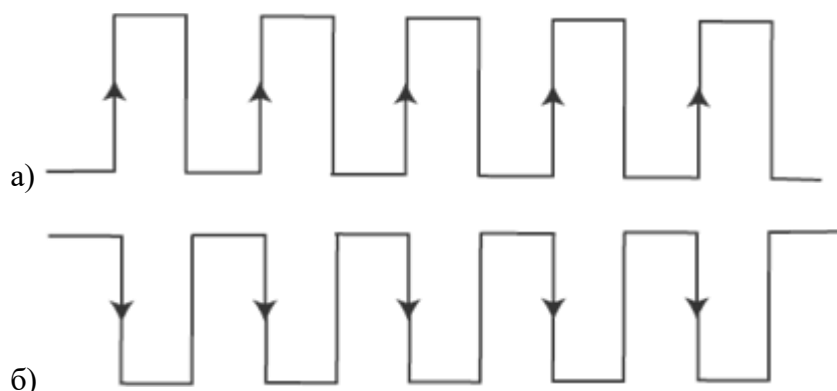


Рисунок 9.4. Тактовый сигнал при запуске по фронту:  
положительный (а) и отрицательный (б)

Схема, имеющая два устойчивых состояния, рассматривается как триггер. Эти устойчивые состояния используются для хранения двоичных данных, которые могут быть изменены путем применения различных входов. Триггеры являются основными строительными блоками цифровой системы. Триггеры и защелки являются примерами элементов хранения данных. В последовательной логической схеме триггер является основным элементом хранения. Существуют следующие типы триггеров: RS-триггер, JK-триггер, D-триггер, T-триггер.

### RS-триггер

RS-триггер – это 1-битное бистабильное запоминающее устройство с двумя входами: *S* (SET – установить) и *R* (RESET – сбросить). Вход *S* устанавливает устройство или выдает выход 1, а вход *R* сбрасывает устройство или выдает выход 0.

RS-триггер на вентиле И-НЕ – это базовый триггер, который обеспечивает обратную связь с обоих своих выходов обратно на свой противоположный вход. Эта схема используется для хранения одного бита данных в схеме памяти.

RS-триггер можно реализовать соединив два перекрестно связанных вентиля И-НЕ с 2 входами. В схеме RS-триггера от каждого выхода к одному из других входов вентиля И-НЕ подключена обратная связь. Таким образом, устройство имеет два входа ( $S$ ,  $R$ ) и два выхода  $Q$  и  $\bar{Q}$ , соответственно. Ниже приведены условное обозначение и принципиальная схема RS-триггера (рис. 9.5).



Рисунок 9.5. Блок-схема и логическая схема RS-триггера

На приведенной выше схеме, когда вход  $R$  установлен на значение 0, а вход  $S$  установлен на значение 1, вентиль И-НЕ  $Y$  имеет вход 0, который даст выход  $\bar{Q} = 1$ . Значение  $\bar{Q}$  плавно переходит на вентиль И-НЕ  $X$  как вход  $A$ , и теперь оба входа вентиля  $X$  равны 1 ( $S = A = 1$ ), что даст выход  $\bar{Q} = 0$ . Теперь, если вход  $R$  изменить на 1, а  $S$  останется 1, входы вентиля  $Y$  будут  $R = 1$  и  $B = 0$ . Здесь один из входов также равен 0, поэтому выход  $\bar{Q} = 1$ . Таким образом, схема триггера устанавливается или защелкивается с выходными значениями  $Q = 0$  и  $\bar{Q} = 1$ .

Выходные значения  $\bar{Q} = 0$  и  $Q = 1$  получаются во втором устойчивом состоянии. Эти выходные значения получаются при  $R = 1$  и  $S = 0$ . Один из входов вентиля  $X$  равен 0, а его выход  $Q = 1$ . Выход  $Q$  плавно переходит в вентиль  $Y$  как вход  $B$ . Таким образом, оба входа вентиля  $Y$  устанавливаются в 1, следовательно,  $\bar{Q} = 0$ . Теперь, если вход  $S$  изменить на 0, а  $R$  останется 1, выход  $\bar{Q}$  будет равен 0, и не произойдет никаких изменений в состоянии. Таким образом, состояние сброса схемы триггера будет зафиксировано. Действия установки/сброса определены в следующей таблице истинности.

Таблица 9.2. Таблица истинности RS-триггера

Состояние	$S$	$R$	$Q$	$\bar{Q}$	Описание
Установка (Set)	1	0	0	1	Установка $\bar{Q} \gg 1$
	1	1	0	1	Без изменений
Сброс (Reset)	0	1	1	0	Сброс $\bar{Q} \gg 0$
	1	1	1	0	Без изменений
Недействительный	0	0	1	1	Недействительное состояние

Из приведенной выше таблицы истинности можно увидеть, что когда входы  $S$  и  $R$  установлены в 1, выходы  $Q$  и  $\bar{Q}$  будут либо 1, либо 0. Эти выходы зависят от состояния входов  $S$  или  $R$  до того, как возникло условие входа. Таким образом, когда входы равны 1, состояния выходов остаются неизменными. Условие, в котором оба состояния входов установлены в 0, рассматривается как недействительное и недопустимое, и его следует избегать.

## JK-триггер

RS-триггер имеет много преимуществ. Но у него есть следующие проблемы переключения:

- Когда входы  $S$  и  $R$  установлены на 0, такое состояние считается недействительным.

- Когда входы  $S$  или  $R$  изменяют свое состояние, в то время как вход разрешения равен 1, происходит неправильное действие фиксации.

JK-триггер устраняет эти два недостатка RS-триггера.

JK-триггер является одним из наиболее часто используемых триггеров в цифровых схемах с двумя входами  $J$  и  $K$ . Буквы  $J$  и  $K$  сами по себе являются автономными и выбраны для того, чтобы отличать конструкцию триггера от других типов.

JK-триггер работает так же, как и RS-триггер. JK-триггер имеет входы  $J$  и  $K$  вместо  $S$  и  $R$ . Единственное различие между триггером  $JK$ - и  $RS$ -триггером заключается в том, что когда оба входа RS-триггера установлены на 1, схема выдает недействительные состояния в качестве выходов, но в случае JK-триггера недействительных состояний нет, даже если оба входа  $J$  и  $K$  установлены на 1.

JK-триггер – это RS-триггер с добавлением схемы тактового входа. Недействительное или недопустимое выходное состояние возникает, когда оба входа установлены на 1, и предотвращается добавлением схемы тактового входа. Таким образом, JK-триггер имеет четыре возможные комбинации входов, а именно: 1, 0, «без изменений» и «переключение». Символ JK-триггера такой же, как у RS-бистабильного триггера, за исключением добавления тактового входа.

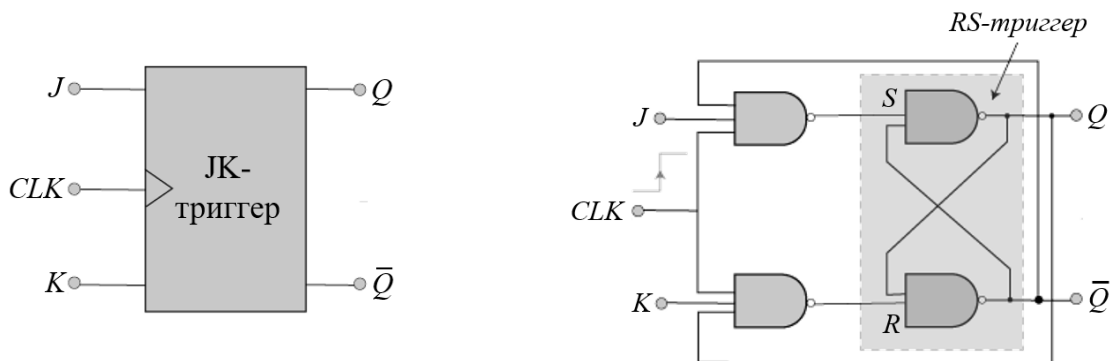


Рисунок 9.6. Блок-схема и логическая схема JK-триггера

В RS-триггере оба входа  $S$  и  $R$  заменяются двумя входами  $J$  и  $K$ . Это означает, что входы  $J$  и  $K$  равны  $S$  и  $R$ , соответственно. Два 2-входных вентиля И-НЕ заменены двумя 3-входными вентилями И-НЕ. Третий вход каждого вентиля подключен к выходам  $Q$  и  $\bar{Q}$ . Перекрестная связь RS-триггера позволяет использовать предыдущее недействительное состояние ( $S = 1, R = 1$ ) для создания «переключающего действия», поскольку два входа теперь заблокированы.

Если схема в состоянии установки, вход  $J$  прерывается из положения  $\bar{Q} = 0$  через нижний вентиль И-НЕ. Если схема в состоянии сброса, вход  $K$  прерывается из положения  $Q = 0$  через верхний вентиль И-НЕ. Поскольку  $Q$  и  $\bar{Q}$  всегда различны, можно использовать их для управления входом. Когда оба входа  $J$  и  $K$  установлены в 1, JK переключает триггер в соответствии с заданной таблицей истинности.

Таблица 9.3. Таблица истинности JK-триггера

Тактовый сигнал	Входы		Выходы		Описание
	$J$	$K$	$Q$	$\bar{Q}$	
$CLK$					
x	0	0	1	0	Память без изменений
x	0	0	0	1	
↓	0	1	1	0	Сброс $Q \gg 0$
x	0	1	0	1	
↓	1	0	0	1	Установка $Q \gg 1$
x	1	0	1	0	
↓	1	1	0	1	Переключение
↓	1	1	1	0	

Когда оба входа JK-триггера установлены на 1, а тактовый вход также имеет импульс высокого уровня, то схема будет переключена из состояния установки в состояние сброса. Когда оба его входа установлены на 1, JK-триггер работает как T-триггер.

### D-триггер

В бистабильной схеме RS с применением вентиля И-НЕ неопределенное входное состояние  $S = 0$  и  $R = 0$  запрещено. Это недостаток RS-триггера. Это состояние: переопределяет действие защелкивания обратной связи; принуждает оба выхода быть 1; теряет управление входом, который сначала переходит в 1, а другой вход остается 0, с помощью которого управляется выходное состояние триггера. Для того, чтобы этого не произошло нужно использовать инвертор. Инвертор подключается между входами  $S$  и  $R$  для создания другого типа схемы триггера, называемого D-триггером или триггером задержки.

D-триггер является наиболее важным триггером из других тактируемых типов. Он гарантирует, что в одно и то же время оба входа, т.е.  $S$  и  $R$ , никогда не будут равны 1. Триггер задержки разработан с использованием RS-триггера с инвертором, подключенным между входами, что позволяет использовать один вход  $D$  (data – данные). Этот единственный вход данных, который обозначен как  $D$ , используется вместо входа установки, а для дополнительного входа сброса используется инвертор. Таким образом, чувствительный к уровню D-триггер можно сконструировать из чувствительного к уровню RS-триггера,  $S = D$  и  $R = \bar{D}$  (дополнение  $D$ ).

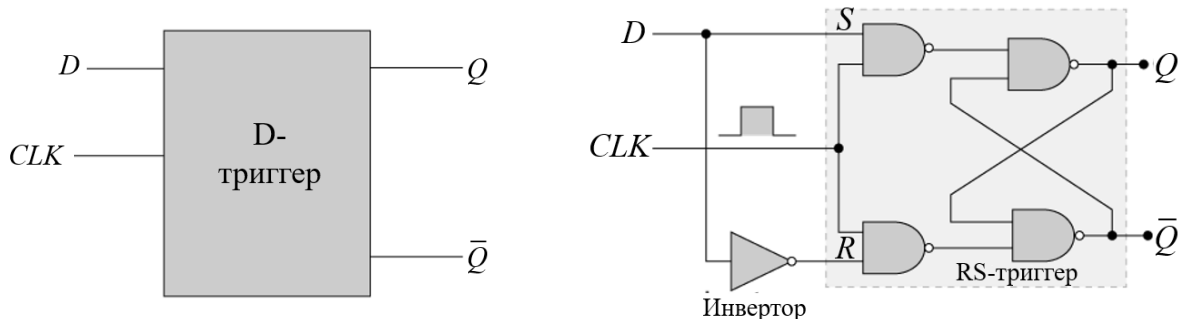


Рисунок 9.7. Блок-схема и логическая схема D-триггера

Таблица 9.4. Таблица истинности D-триггера. Символы  $\downarrow$  и  $\uparrow$  указывают направление тактового импульса.

Тактовый сигнал	$D$	$Q$	$\bar{Q}$	Описание
$\downarrow \gg 0$	x	$Q$	$\bar{Q}$	Память без изменений
$\uparrow \gg 1$	0	0	1	Сброс $Q \gg 0$
$\uparrow \gg 1$	1	1	0	Установка $Q \gg 1$

### Т-триггер

Т-триггер – это упрощенная версия JK-триггера. Т-триггер получается путем соединения входов  $J$  и  $K$  вместе. Триггер имеет один входной терминал и тактовый вход. Эти триггеры называются Т-триггерами из-за их способности переключать состояние входа. Т-триггеры в основном используются в счетчиках. На рис. 9.8 приведена структурная схема Т-триггера, где  $T$  определяет переключательный вход, а  $CLK$  определяет тактовый сигнал.

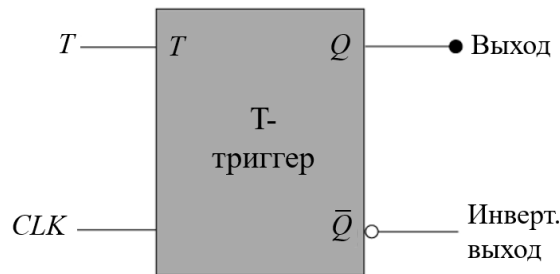


Рисунок 9.8. Блок-схема Т-триггера

Т-триггер можно спроектировать путем передачи выхода вентиля И в качестве входа в вентиль ИЛИ-НЕ RS-триггера. Входы вентиля И, текущее выходное состояние  $Q$  и его дополнение  $\bar{Q}$  отправляются обратно в каждый вентиль И. Входной сигнал переключения передается вентилям И в качестве входа. Эти вентили подключены к сигналу  $CLK$ . В Т-триггере последовательность импульсов узких сигналов запуска передается в качестве входа переключения, который изменяет выходное состояние триггера. Схема Т-триггера с использованием RS-триггера приведена на рис. 9.9.

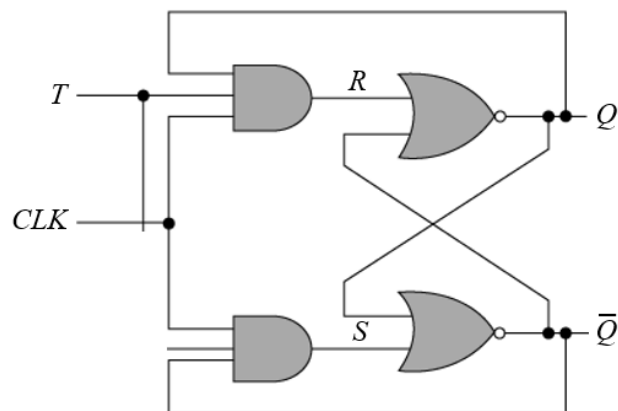


Рисунок 9.9. Логическая схема Т-триггера из RS-триггера

T-триггер можно получить с использованием D-триггера. В D-триггере выход после выполнения операции Исключающее ИЛИ входа  $T$  с выходом  $Q_{пред}$  передается как вход  $D$ . Логическая схема T-триггера с использованием D-триггера приведена ниже.

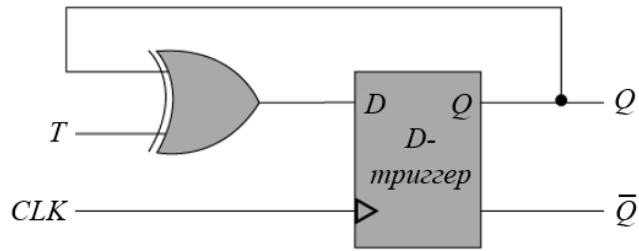


Рисунок 9.10. Логическая схема T-триггера из D-триггера

Самая простая конструкция T-триггера – это схема с использованием JK-триггера. Оба входа JK-триггера соединены как один вход T. Ниже представлена логическая схема T-триггера, который образован из JK-триггера.

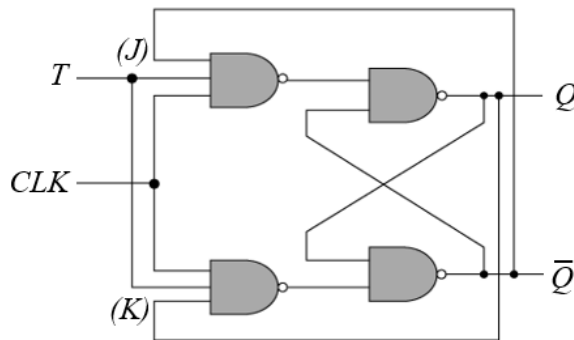


Рисунок 9.11. Логическая схема T-триггера из JK-триггера

Таблица 9.5. Таблица истинности T-триггера

T	Предыдущее		Следующее	
	$Q$	$\bar{Q}$	$Q$	$\bar{Q}$
0	0	1	0	1
0	1	0	1	0
1	0	1	1	0
1	1	0	0	1

Верхний вентиль И-НЕ включается, а нижний вентиль И-НЕ отключается, когда выход  $Q$  устанавливается в 0. Чтобы перевести триггер в состояние установки ( $Q = 1$ ), сигнал запуска пропускает вход  $S$  в триггер. Верхний вентиль И-НЕ отключается, а нижний вентиль И-НЕ включается, когда выход  $Q$  устанавливается в 1. Сигнал запуска пропускает вход  $R$  в триггер, чтобы перевести триггер в состояние сброса ( $Q = 0$ ).

Следующее состояние T-триггера аналогично текущему состоянию, когда вход T установлен на значение 0.

- Если вход переключения установлен на 0 и текущее состояние также равно 0, то следующим состоянием будет 0.

- Если вход переключения установлен на 0, а текущее состояние равно 1, то следующим состоянием будет 1.



Следующее состояние Т-триггера противоположно текущему состоянию, когда вход переключения установлен на 1.

- Если вход переключения установлен на 1, а текущее состояние равно 0, следующим состоянием будет 1.

- Если вход переключения установлен на 1 и текущее состояние равно 1, то следующим состоянием будет 0.

Т-триггер переключается, когда входы установки и сброса поочередно изменяются входящим триггером. Т-триггер требует двух запусков для завершения полного цикла выходной формы волны. Частота выходного сигнала, создаваемого Т-триггером, составляет половину входной частоты. Т-триггер работает как «схема делителя частоты».

В Т-триггере состояние при приложенном триггерном импульсе определяется только тогда, когда определено предыдущее состояние. Это главный недостаток Т-триггера.

Т-триггер может быть разработан из JK-триггера, RS-триггера и D-триггера, поскольку он недоступен в виде интегральной микросхемы. Блок-схема Т-триггера с использованием JK-триггера приведена ниже.

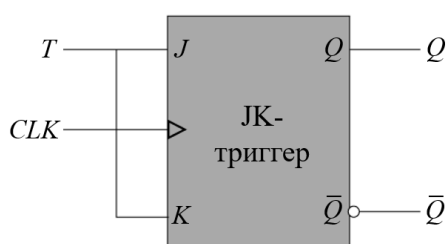


Рисунок 9.12. Блок-схема Т-триггера с применением JK-триггера

### Триггеры Шмитта

Триггеры Шмитта – это специально сконструированные бистабильные схемы, которые демонстрируют гистерезис, т.е.  $U_{Вх.Н}$  и  $U_{Вх.В}$  зависят от выходного состояния устройства. Это свойство полезно в приложениях формирования сигнала. Кроме того, триггеры Шмитта демонстрируют исключительную способность подавления шума, поскольку наличие гистерезиса позволяет сумме запасов шума превышать напряжение питания.

Триггеры Шмитта могут быть построены с использованием биполярных или полевых транзисторов. В обоих случаях требуются положительная обратная связь и коэффициент усиления петли больше единицы, как и в любых бистабильных схемах. Достижение гистерезиса вводит еще одно базовое требование: чтобы коммутационный элемент вводил напряжение, зависящее от состояния, между входом и землей. Именно эта особенность схемы вводит характеристику гистерезиса.

Характеристика гистерезиса обычного инвертора с триггером Шмитта показана на рисунке 9.13. При входном напряжении 0 В выходное напряжение равно  $U_{Вых.В}$ . Если входное напряжение увеличивается, выходное состояние переключится при верхнем напряжении срабатывания  $U_{Верх.ср}$ . В выходном низком состоянии выходное напряжение равно  $U_{Вых.Н}$ ; как только затвор переключится в выходное низкое состояние, в характеристику передачи напряжения вводится смещение. Если затем входное напряжение изменяется с высокого на низкое, выходное состояние переключится при нижнем напряжении срабатывания  $U_{Ниж.ср}$ . Разница между напряжениями срабатывания называется напряжением гистерезиса  $U_{Г}$ .

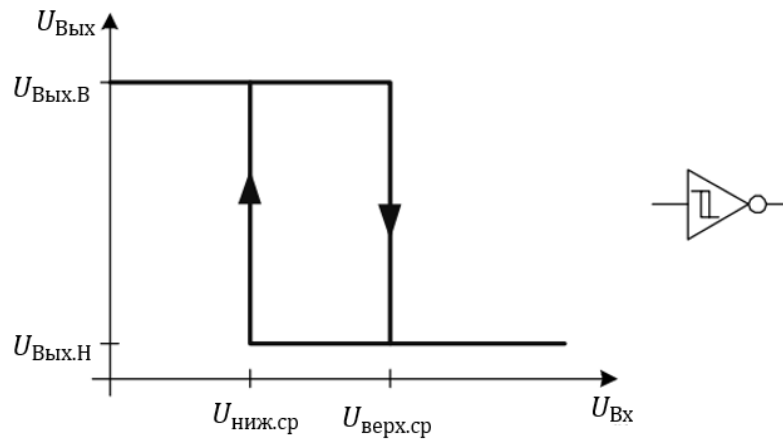


Рисунок 9.13. Характеристика передачи напряжения триггера Шмитта

Триггер Шмитта может быть реализован в КМОП, как показано на рисунке 9.14.

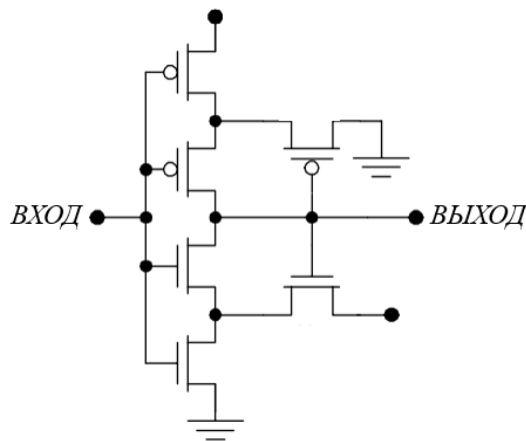


Рисунок 9.14. КМОП-триггер Шмитта

### Контрольные вопросы:

1. Что отличает последовательные логические схемы от комбинационных?
2. Какие основные отличия между запуском по уровню и запуском по фронту в последовательных схемах?
3. Назовите и кратко опишите основные типы триггеров, используемых в последовательных логических схемах.
4. Что такое гистерезис в триггере Шмитта и как он полезен?
5. Какие состояния в RS-триггере считаются недействительными и почему?
6. Как можно получить T-триггер из JK-триггера?
7. Какое преимущество имеет D-триггер по сравнению с RS-триггером?